

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **10-041667**

(43)Date of publication of application : **13.02.1998**

(51)Int.Cl.

H05K 9/00

(21)Application number : **08-190241**

(71)Applicant : **NEC ENG LTD**

(22)Date of filing : **19.07.1996**

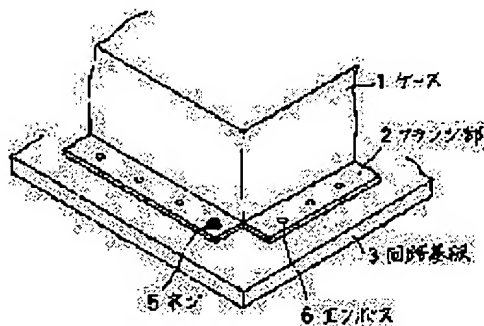
(72)Inventor : **TSUJIMOTO MASAKAZU**

(54) SHIELDING STRUCTURE OF CIRCUIT BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To maintain sufficiently low impedance between a shielding case and a circuit board, and further minimize the number of mounting screws.

SOLUTION: Embossment 6 is formed on the flange sections 2 of a case 1, and the case 1 is installed on a circuit board 3 using a least number of screws 5. The embossment 6 is conically projected downward, and through holes are formed in the circuit board 3 in positions corresponding to the embossment 6. The through holes are connected with the grounding face at the part mounting face or printed face of the circuit board 3. The embossment 6 is soldered with the through holes using solder that gushes out of the through holes during a flow soldering process.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

BEST AVAILABLE COPY

- decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-41667

(43) 公開日 平成10年(1998) 2月13日

(51) Int.Cl.⁸

H 0 5 K 9/00

識別記号

庁内整理番号

F I

H 0 5 K 9/00

技術表示箇所

G

審査請求 未請求 請求項の数 4 O L (全 3 頁)

(21) 出願番号

特願平8-190241

(22) 出願日

平成8年(1996) 7月19日

(71) 出願人 000232047

日本電気エンジニアリング株式会社

東京都港区芝浦三丁目18番21号

(72) 発明者 辻本 雅一

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

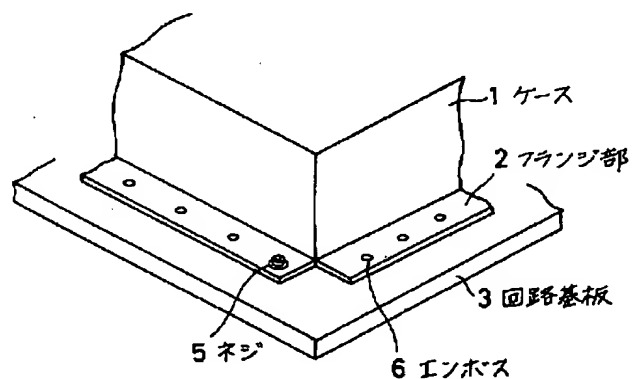
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 回路基板のシールド構造

(57) 【要約】

【課題】 シールドケースにおいて、ケースと回路基板のアースと間のインピーダンスを十分に低く保ちながら、取り付けネジの本数を最少に押さえる。

【解決手段】 ケース1のフランジ部2にエンボス6を設けると共に、最少数のネジ5でケース1を回路基板3に取り付ける。エンボス6は下方に円錐状に突出し、このエンボス6に対応する位置に、回路基板3にはスルーホール4が設けられる。このスルーホール4は回路基板3の部品取り付け面、あるいはプリント面でアース面に接続されている。フローソルダリング工程時、スルーホール4から吹きあがる半田で、エンボス6とスルーホール4を半田付けする。



【特許請求の範囲】

【請求項1】 フランジを有するシールドケースを、このフランジ部で回路基板上に取り付けるようにした回路基板のシールド構造であって、前記フランジ部に設けられて前記回路基板の取り付け面に向けて突出した凸部と、前記凸部に対応した回路基板上の位置に設けられアース電位となるスルーホールと、前記凸部に対応スルーホールに嵌合せしめたときに両者を固定接続するハンダとを含むことを特徴とする回路基板のシールド構造。

【請求項2】 前記フランジ部と前記回路基板との間を締め付けるネジを更に含むことを特徴とする請求項1記載の回路基板のシールド構造。

【請求項3】 前記凸部は前記フランジの長手方向に沿って複数設けられていることを特徴とする請求項1または2記載の回路基板のシールド構造。

【請求項4】 前記凸部は前記フランジの長手方向に沿って長形に形成されていることを特徴とする請求項1または2記載の回路基板のシールド構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は回路基板のシールド構造に関し、特に回路基板に取り付けるシールドケースの構造に関する。

【0002】

【従来の技術】 回路基板上の回路の全部、あるいは一部をシールドする必要のある場合がある。このシールドケースには二種類があって、嚴重なシールドを必要とする重シールド型と、多少シールドに漏れ（例えばシールドケースと回路基板との間に隙間）があっても簡便に、手間をかけないで取り付けられる簡易型とである。本発明はこの重シールド型の方のシールドケースに関する。

【0003】 重シールド型シールドケースは、例えば銅を主体とする金属板を隙間のない箱形（回路基板の部品取り付け面に接する面は開かれ、フランジ部で回路基板に取り付けられる）に成形されたもので、回路基板のアース（グラウンド；GND）面（パッド）となるべく低いインピーダンスで接続される必要がある。

【0004】 従来は図4に示す、特開平2-22925号公報に記載されているような方法が用いられた。図4において、（シールド）ケース1から例えば金属板を折り曲げる方法で形成されたフランジ部2に孔をあけ、ネジ5で回路基板3に取り付け（締め付け）る。この場合、ネジ5はケース1を回路基板3に固定すると共に、回路基板3のアース面（パッド）に電氣的に接続する。従って、ケース1と回路基板3のアース面との間のインピーダンスを下げるため、ネジ5の本数は可能な限り多くする必要がある。

【0005】

【発明が解決しようとする課題】 図4に示したような従来のシールドケースの場合、（シールド）ケース1を多

数のネジ5で回路基板3に取り付けているため、ネジは一本一本手作業で締め付ける必要があって、工数がかかる問題がある。

【0006】 本発明の目的は、（シールド）ケースと回路基板のアース面（パッド）と間のインピーダンスを十分に低く保ちながら、取り付けネジの本数を最少に抑ええた回路基板のシールド構造を提供することである。

【0007】

【課題を解決するための手段】 本発明によれば、フランジを有するシールドケースを、このフランジ部で回路基板上に取り付けるようにした回路基板のシールド構造であって、前記フランジ部に設けられて前記回路基板の取り付け面に向けて突出した凸部と、前記凸部に対応した回路基板上の位置に設けられアース電位となるスルーホールと、前記凸部に対応スルーホールに嵌合せしめたときに両者を固定接続するハンダとを含むことを特徴とする回路基板のシールド構造が得られる。

【0008】 そして、前記フランジ部と前記回路基板との間を締め付けるネジを更に含むことを特徴としている。

【0009】 また、前記凸部は前記フランジの長手方向に沿って複数設けられているか、または、前記フランジの長手方向に沿って長形に形成されていることを特徴としている。

【0010】

【発明の実施の形態】 本発明の作用は次の通りである。（シールド）ケースと回路基板のアース面（パッド）と間のインピーダンスは、エンボスと回路基板に設けたスルーホールとの半田接続で低く保ちながら、ネジの本数はケースを回路基板に（機械的に）固定するのに必要な数に限定する。

【0011】 以下に、本発明の実施例について図面を参照して説明する。

【0012】 図1は本発明の実施例の構成を示す斜視図であり、図4と同等部分は同一符号にて示している。なお、重複する説明は省略する。

【0013】 図1において、ケース1のフランジ部2に凸部であるエンボス6を設けると共に、最少数のネジ5でケース1（のフランジ部2）を回路基板3に取り付ける。図1のフランジ部2と基板3との固定構造としては、図3の断面図に示すように、フランジ部2に設けられたエンボス6が下方に円錐状に突出し、このエンボス6に対応する位置に、回路基板3にはスルーホール（メッキされた孔）4が設けられる。

【0014】 このスルーホール4は回路基板3の部品取り付け面（表面）、あるいはプリント面（裏面）でアース面（パッド；プリント）に接続されている。フローソルダリング工程（半田槽の中で半田を溶融し、この溶融半田をポンプで吹き上げて、その上を電気部品を搭載した回路基板3を搬送することで、電気部品を回路基板3

3

に半田付けする一般的な工程) 時、スルーホール4から吹きあがる半田で、エンボス6とスルーホール4を半田付けする。

【0015】図2に示すように、エンボス6の代わりに、フランジ2の長手方向に沿って長形の長エンボス6'を設け、この長エンボス6'に対応する長さの長孔状のスルーホール4を回路基板3に設けて、同様にフローソルダリング工程で長エンボス6'と、スルーホール4を半田付けしても良い。この場合、特にケース1と回路基板3のアース面との間のインピーダンスを低くする

10

ことができる。

【0016】

【発明の効果】以上説明したように本発明は、(シールド) ケースと回路基板のアース面との間のインピーダンスを低く保ちながら、ケースを回路基板に固定するネジを最小限に保つことにより、(重) シールドケースの取

4

り付け工数を最少にできる効果がある。

【図面の簡単な説明】

【図1】本発明の実施例の斜視図である。

【図2】本発明の他の実施例の斜視図である。

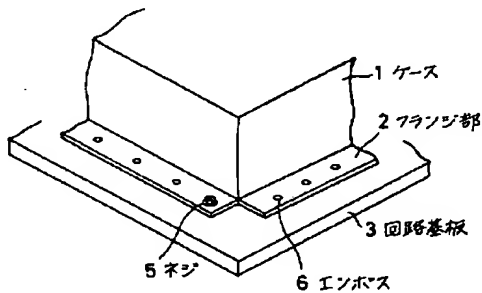
【図3】エンボスとスルーホールの取り付け関係を説明する断面図である。

【図4】従来のシールドケースの一例の斜視図である。

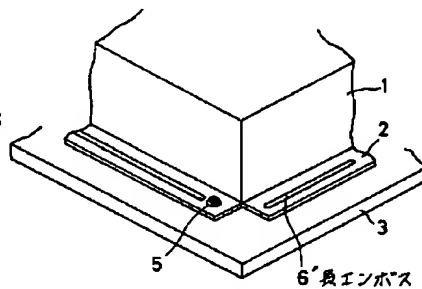
【符号の説明】

- 1 ケース
- 2 フランジ部
- 3 回路基板
- 4 スルーホール
- 5 ネジ
- 6 エンボス
- 6' 長エンボス

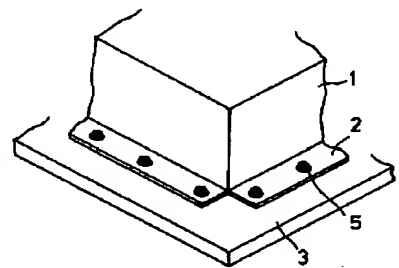
【図1】



【図2】



【図4】



【図3】

